



CR5224

绿色节能电流模反激 PWM 功率开关

主要特点

- 内置 4ms 软启动以降低功率管开机尖峰电流
- 采用轻载降频设计，以提高效率和降低待机功耗
- 采用频率抖动以达到更好的 EMI 性能
- SENCE 峰值电流检测输入端内置前沿消隐功能
- 无音频噪声工作模式
- 固定工作频率：50KHz
- 内置斜坡补偿
- 低的启动电流和工作电流
- 欠压锁定保护 (UVLO)
- 过载保护(OLP)
- **过温保护 (OTP)**
- 过压保护(OVP)
- 具有动态峰值限定功能，在全电压输入范围内获得比较一致的最大输出功率
- 保护解除后自动恢复功能
- 3000V ESD
- 高压BiCMOS工艺
- **内置630V MOSFET**
- DIP-8L绿色封装

应用

- AC/DC电源适配器
- DVD/DVB电源
- 备用开关电源
- ADSL等无线路由器开关电源

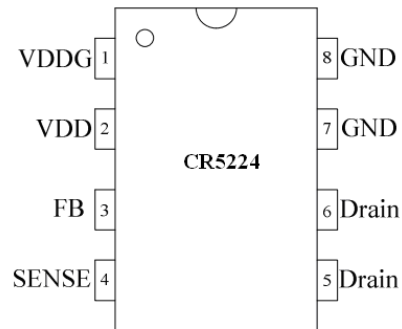
概述

CR5224 是内置高压功率 MOSFET 的电流模反激 PWM 控制芯片，适用于 12W 以内的全电压范围离线式反激开关电源，具有高性能、低待机功耗、低成本的优点。

为了保证芯片正常工作，CR5224 针对各种故障设计了一系列完善的具有自动恢复功能的保护措施，包括软启动、过温保护(OTP)、

V_{DD} 欠压锁定保护(UVLO)、过压保护(OVP)及箝位、逐周期电流限制(OCP)、过载保护(OLP)和图腾柱输出驱动高箝位等，特别对音频噪声和 FM 干扰进行了处理。芯片内置的频率抖动和图腾柱栅极软驱动技术可容易地获得良好的 EMI 性能。

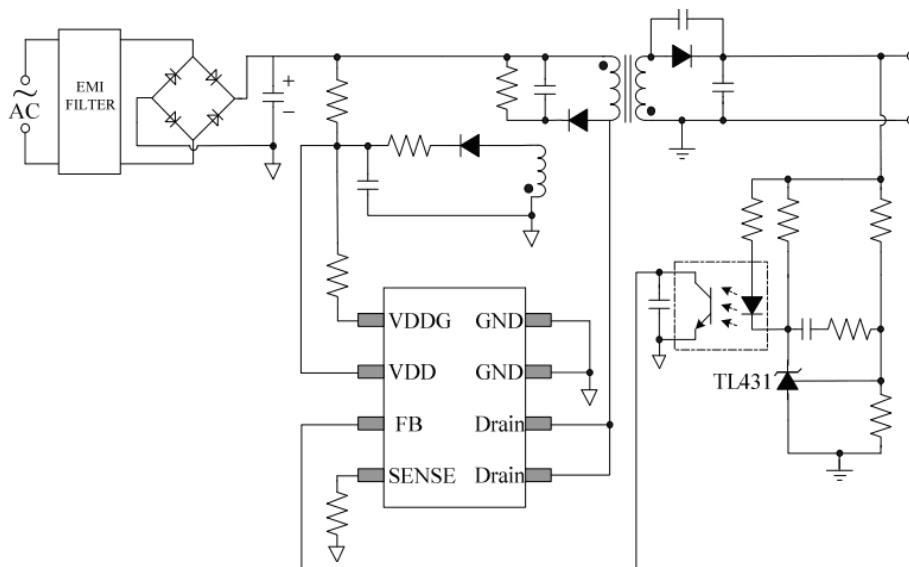
引脚排列图



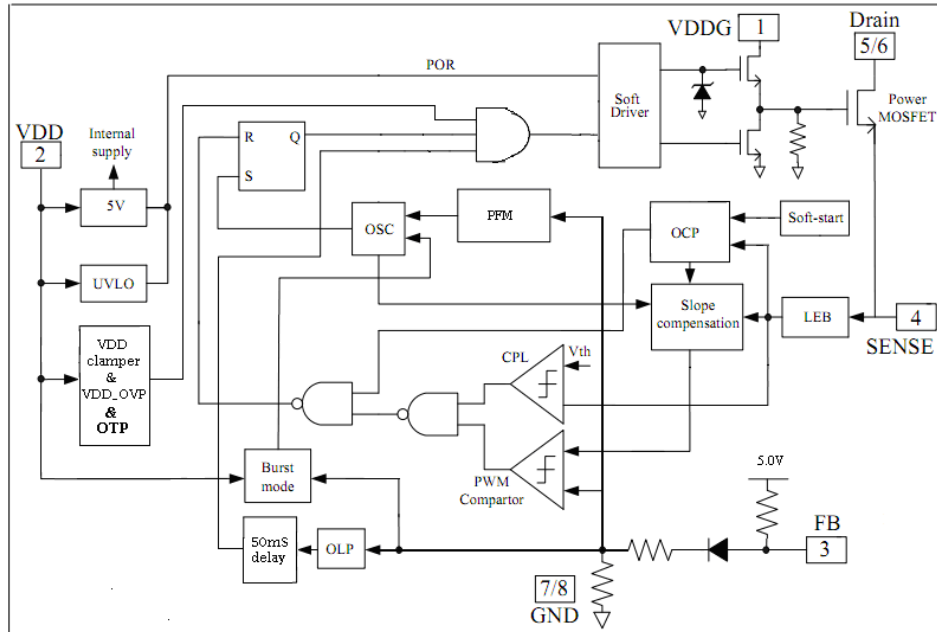
引脚描述

名称	描述
GND	地。
FB	反馈输入引脚。PWM 控制器的占空比由此引脚上的反馈电压和 SENSE 引脚上的检测电压共同决定。
VDDG	内部栅极驱动电源输入。
SENSE	电流采样输入。
VDD	芯片电源。
Drain	高压 MOSFET 漏极，连接在变压器初级侧线圈一端，线圈另一端接整流输入电容阳极。

典型应用



功能框图



极限参数

符号	参数	值	单位
V_{DD}	工作电压	30	V
V_{DDG}	功率输出电路的电源电压	30	V
V_{Drain}	高压MOSFET漏端电压（关闭状态）	-0.3 to 650	V
I_{VDD}	V_{DD} 引脚的连续电流	10	mA
V_{FB}	FB引脚工作电压	-0.3 to 7V	V
V_{Sense}	SENSE引脚工作电压	-0.3 to 7V	V
ESD	ESD能力-人体模式	3000	V
	ESD能力-机械模式	250	V
T_L	焊接温度	20秒 DIP-8L	260
T_{STG}	储存温度范围	-55 to + 150	°C
T_J	工作结温范围	-20 to + 150	°C

推荐工作环境

符号	参数	最小~最大	单位
V_{DD}	VDD 电源电压	12~23	V
T_{OA}	工作环境温度	-20~85	°C
P_O (85-265VAC)	最大输出功率（适配器）	5-12	W

电气特性 (Ta=25°C (除了另作说明), V_{DD} = 16V)

符号	参数	测试条件	最小	典型	最大	单位
VDD 供电部分						
I _{startup}	VDD 启动电流	VDD=14.1V, 测试流入 VDD 端口的漏电流		3	20	uA
I _{VDD} (Operation)	工作电流	V _{FB} =3V		2		mA
UVLO(ON)	VDD 进入欠压锁定的阈值		8.5	9	9.5	V
UVLO(OFF)	VDD 退出欠压锁定的阈值		14.2	14.8	16	V
V _{thOVP(ON)}	VDD 过压保护阈值	CS=0V, FB=3V 升高 VDD 电压, 直到 Gate 关闭	27.0	28.5	30.0	V
V _{DD-Clamp}	VDD 箝位电压	I _{DD} =10mA		30		V
反馈输入部分						
V _{FB-Open}	FB 脚开路电压		4.3	4.7		V
I _{FB-Short}	FB 脚短路电流	短路 FB 脚到地, 测试短路电流		0.9		mA
V _{TH-0D}	零占空比时 FB 阈值电压			0.8		V
V _{TH-PL}	过载 FB 阈值电压			3.7		V
T _{D-PL}	过载延迟时间			50		mS
Z _{FB-IN}	FB 端输入阻抗			4		KΩ
电流检测部分						
T _{Soft}	软启动时间			4		ms
T _{blanking}	前沿消隐时间			300		ns
Z _{SENSE-IN}	SENSE 端输入阻抗			40		KΩ
T _{D-OC}	过流检测控制延迟时间	从过流发生到 Gate 驱动关闭的时间		120		nS
V _{TH-OC}	电流限制阈值电压	FB=3.3V	0.76	0.8	0.82	V
振荡器部分						
F _{osc}	正常的振荡频率		45	50	55	KHz
Δf_Temp	温度与频率稳定性			5		%
Δf_VDD	VDD 电压与频率稳定性			5		%
D _{max}	最大占空比	FB=3.3V, CS=0V	70	80	90	%
F _{Burst}	Burst Mode 频率			22		KHz

高压功率 MOSFET 部分						
BV_{dss}	MOSFET 漏源击穿电压	$V_{GS}=0V, I_{DS}=250\mu A$	630			V
$R_{DS(on)}^*$	漏源之间静态导通电阻	$V_{GS}=10V, I_{DS}=1A$		5.0	5.8	Ω
频率抖动部分						
Δf_{SOC}	频率抖动范围		-4		4	%
过温保护部分						
T_{OTP}	过温保护点			160		$^{\circ}C$

* 集成化功率 MOSFET 的内阻和封装形式、散热、环境温度都有关系，本说明书所给值为室温下分立封装的 MOSFET 内阻。

工作描述

启动电流和启动控制

CR5224 具有很低的启动电流，实际应用时可以采用一个非常大的启动电阻，既能满足芯片的快速启动，又能使启动功率损耗减到最小。例如，对于全输入电压范围的 AC/DC 转换器应用，只需要一个 $2M\Omega$ 、 $0.125W$ 的电阻与 V_{DD} 外面的小电容相连就能使芯片快速启动。

CR5224 的工作电流低于 $2mA$ ，较低的芯片工作电流以及轻载时所采用的 Burst 工作模式，使芯片在轻载工作时具有较高的工作效率。

软启动

每一次 V_{DD} 电源启动瞬间，CR5224 芯片内部都将触发软启动功能，即在 V_{DD} 电压达到 UVLO (OFF) 以后，在大约 $4ms$ 时间内，峰值电流从 0 上升到最大值峰值电流，以减少电源启动期间功率管电压应力。注意：无论何种保护导致的 V_{DD} 再次启动，都必将触发软启动功能。

优化的Burst模式控制

在轻载或者空载情况下，开关电源的大部分损耗来源于功率 MOSFET 的开关损耗，变压器铁损和缓冲电路的损耗。功率损失的程度

正比于开关频率。较低的开关频率可以降低功率损耗，达到节能的目的。

CR5224 的开关频率可根据开关电源负载情况进行内部调节。正常负载条件下，芯片以固定频率发波；当负载减小到某一点的时候，芯片开始工作在 PFM 模式，即负载越轻芯片工作频率越低；如果负载进一步降低到一定程度以后，芯片开始间歇性地发波，从而极大的减小待机功耗。

开关频率控制采用无噪音工作模式，在任何负载情况下都不会进入人耳敏感的音频范围，从而减小音频噪声。

频率抖动

CR5224 具有频率抖动功能，即开关频率以一个固定的中心频率为基准，在一定范围内小幅随机变化，从而分散了谐波干扰能量。扩展的频谱降低了窄带 EMI，因此简化了系统设计。

峰值电流检测和前沿消隐

CR5224 采用电流模式 PWM 控制技术，具有逐周期峰值电流限制功能。在 MOSFET 导通瞬间，功率管将会产生一个很大的瞬时电流，该电流流过 SENCE 峰值检测电阻并在其两端产生一个很大的瞬时电压，从而引起错误的 SENCE 峰值电流检测。前沿消隐电路就是

为了滤除 MOSFET 导通瞬间 SENSE 端所产生的瞬时大电压，防止错误的 SENCE 峰值电流检测。在前沿消隐时间内，功率 MOSFET 始终保持关断。这样就可以节省一个外部的 RC 网络。

内部斜波补偿

斜波补偿电路在 SENSE 端检测电压信号上叠加了一个三角波信号。这极大的改善了系统工作在 CCM 模式的闭环稳定性，防止次谐波振荡，减小输出纹波电压。

功率管驱动

CR5224 内置功率 MOSFET 采用栅极软驱动控制。栅极驱动能力太弱将导致较高的开关损耗；栅极驱动能力太强又将导致 EMI 特性较差。因此两者之间必须采取一定的折中设计。

内置的 Totem Pole 栅极软驱动设计通过调节驱动强度和死区时间很好地实现了这个折中关系，从而使芯片更容易降低系统损耗并且实现良好的 EMI 特性设计。除此之外，栅极的驱动强度还可以通过调整 VDD 和 VDDG 之间的电阻来实现。可以很好的控制漏极的下降沿。使得系统的 EMI 设计具有更大的灵活性。

保护控制

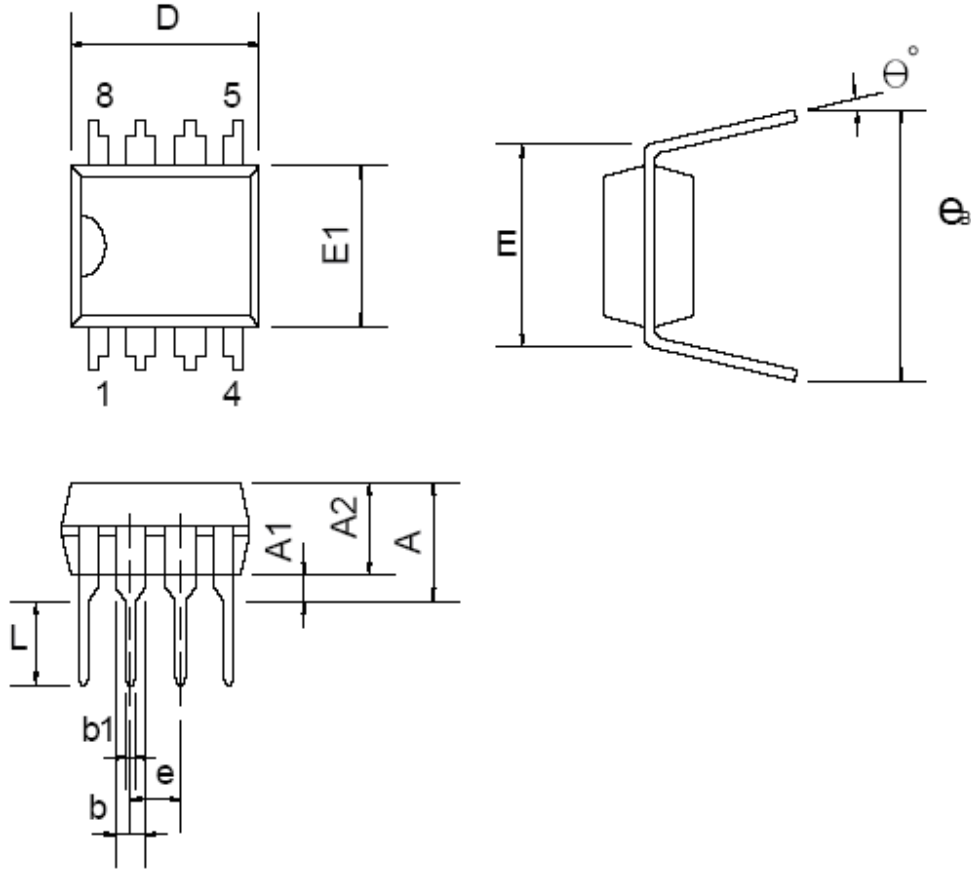
为了确保系统的正常工作，CR5224 内置了多重保护措施。当这些保护措施一旦被触发，将关断功率 MOSFET。这些保护措施包括逐周期电流限制 (OCP)、过温保护 (OTP)、过载保护 (OLP)、VDD 欠压锁定 (UVLO) 保护、过压保护 (OVP) 和 VDD 箝位功能。

逐周期电流限制 (OCP) 带有内置线电压补偿，可实现宽输入电压范围 (85V~265V) 时恒定功率输出控制。

当 FB 端电压大于过载限制阈值 T_{D_PL} (典型 50ms) 后，控制电路关闭功率开关管并一直保持该状态直到 VDD 电压下降到 UVLO (ON) 阈值后，芯片重新启动。

芯片正常工作时 VDD 电压由变压器辅助绕组提供。当 VDD 电压大于 VDD 过压保护阈值时，CR5224 将关闭输出并一直保持该状态直到 VDD 电压下降到 UVLO (ON) 阈值后，芯片重新启动。当 VDD 电压超过 VDD 箝位阈值时，内部 VDD 箝位电路将 VDD 箝位在 30V，以保护 VDD 端口。此时 CR5224 的输出仍然关闭。

封装尺寸 DIP-8L



尺寸描述

符号	毫米			英寸		
	最小	典型	最大	最小	典型	最大
A			5.334			0.210
A1	0.381			0.015		
A2	3.175	3.302	3.429	0.125	0.130	0.135
b		1.524			0.060	
b1		0.457			0.018	
D	9.017	9.271	10.160	0.355	0.365	0.400
E		7.620			0.300	
E1	6.223	6.350	6.477	0.245	0.250	0.255
e		2.540			0.100	
L	2.921	3.302	3.810	0.115	0.130	0.150
eB	8.509	9.017	9.525	0.335	0.355	0.375
θ°	0°	7°	15°	0°	7°	15°